

# ミストデポジション法の開発

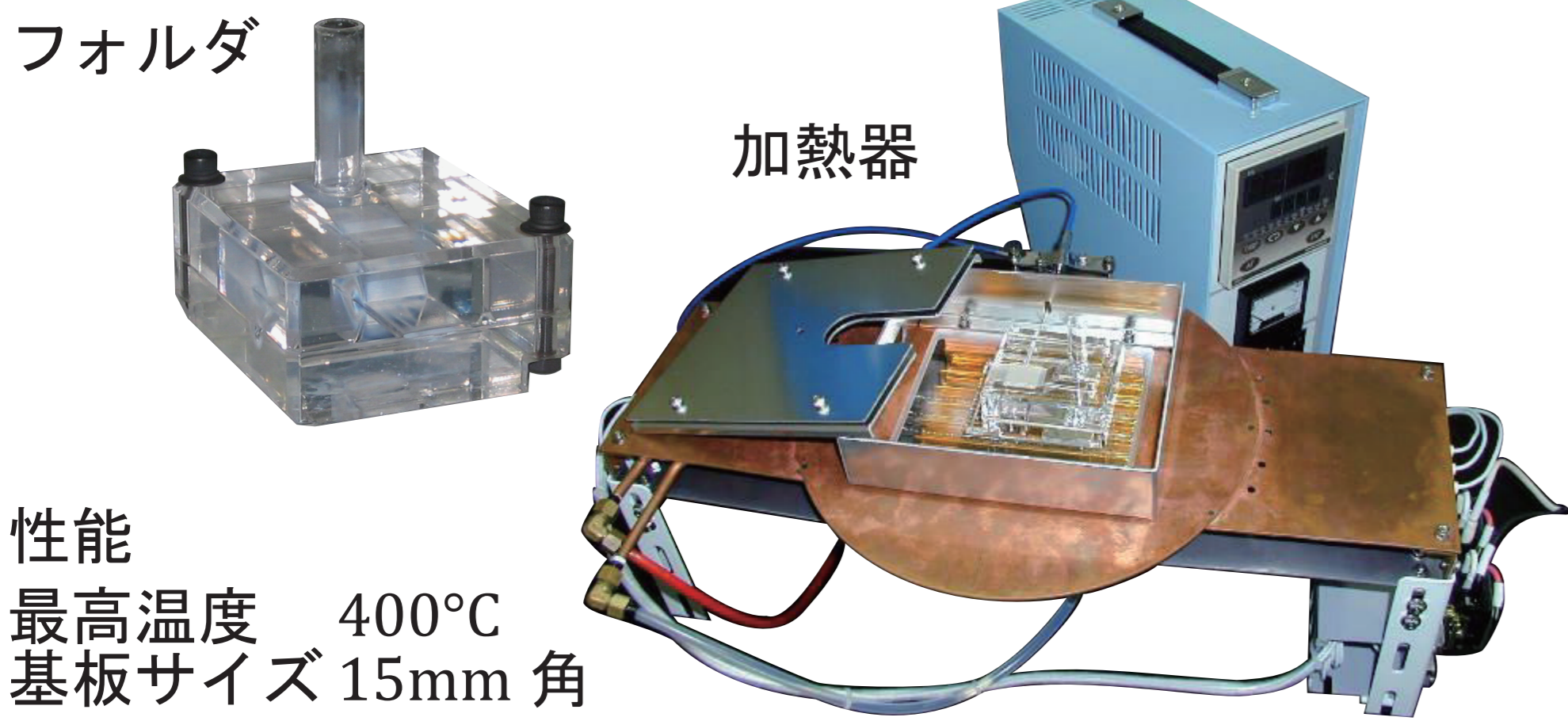
## — 酸化亜鉛 (ZnO) 薄膜の作製 2 —

高知工科大学 ナノデバイス研究所 所長・教授 平尾 孝  
助教 川原村 敏幸

### 単結晶薄膜

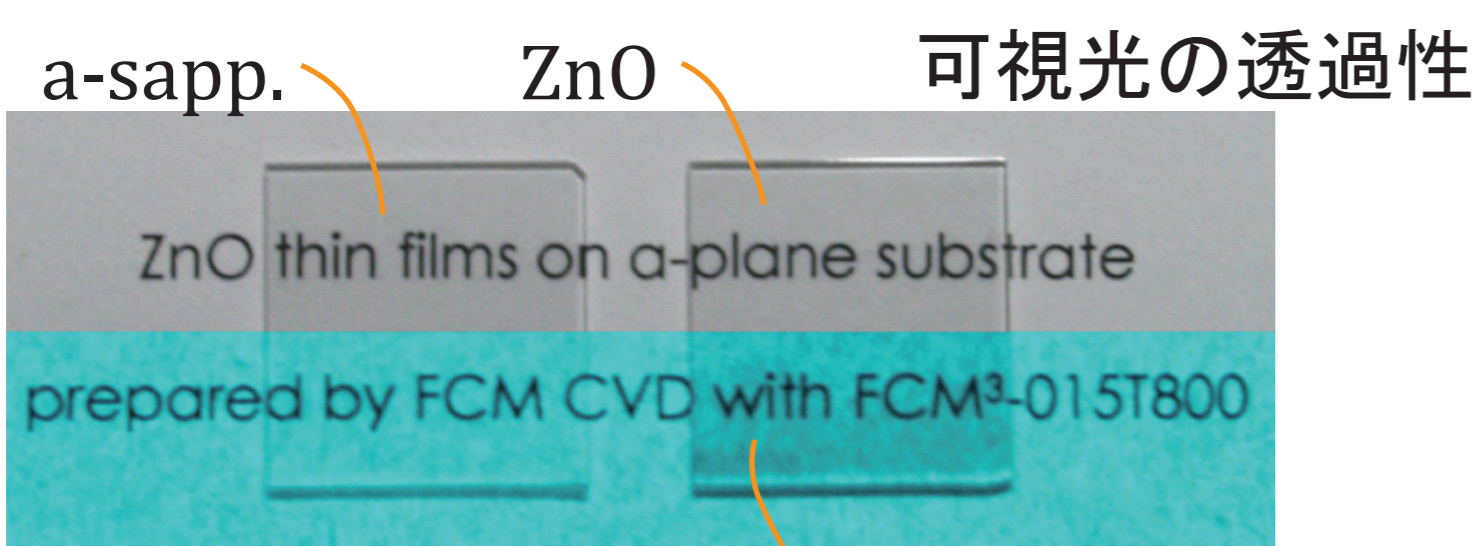
「ミストCVD法とその酸化亜鉛薄膜成長への応用に関する研究」  
川原村 敏幸, 京都大学大学院工学研究科 博士論文(2008)  
<http://repository.kulib.kyoto-u.ac.jp/dspace/bitstream/2433/57270/1/26041.pdf>

高温タイプ  
フィンチャンネル式ミストデポジション装置



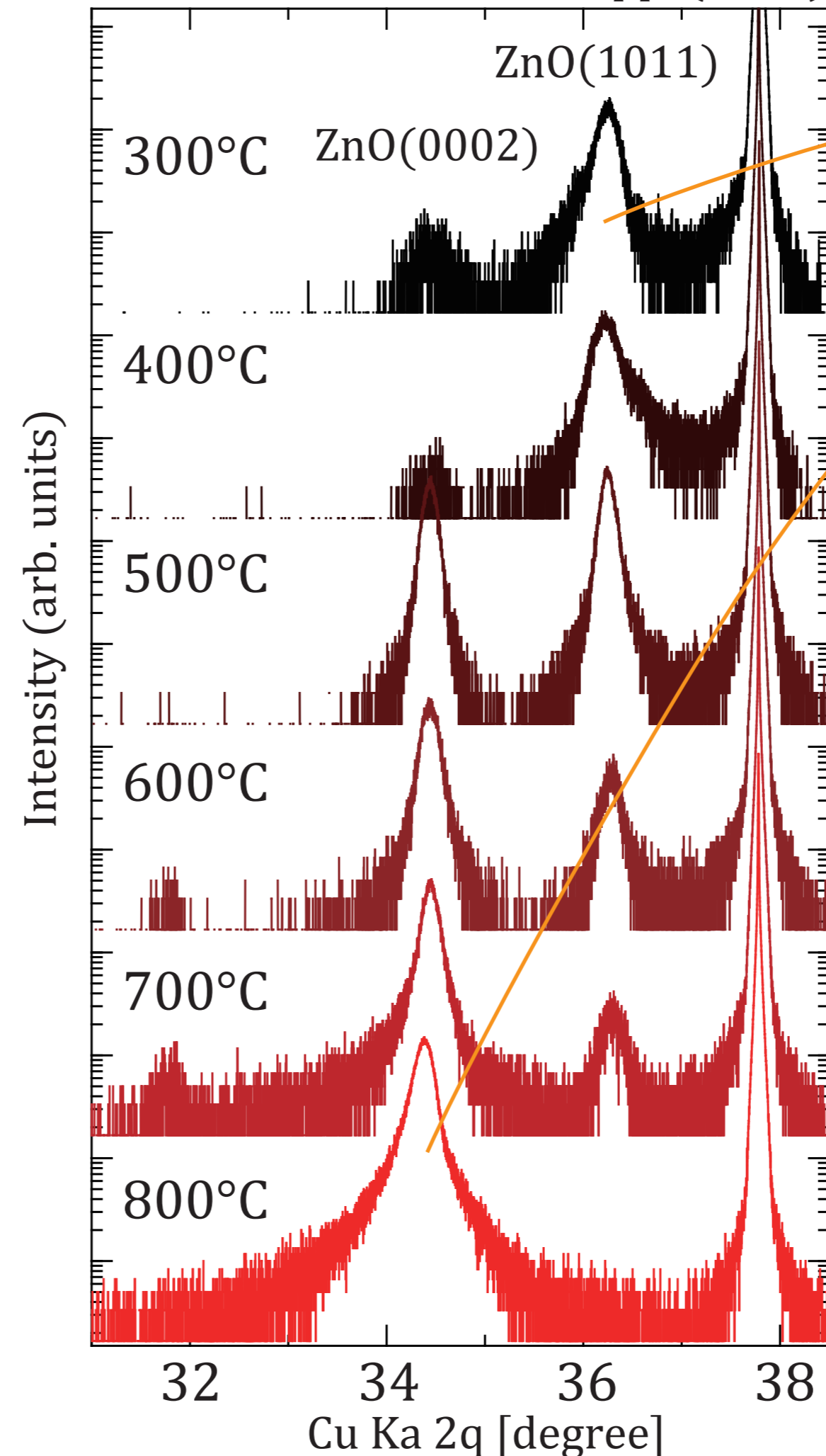
性能  
最高温度 400°C  
基板サイズ 15mm 角

作製した酸化亜鉛 (ZnO) 薄膜  
結晶 (a 面サファイア) 基板上に酸化亜鉛薄膜を作製した。



365 nm の透過性  
・ZnO の吸収により黒く見える。  
・ムラが少ない。

XRD 測定結果 Sapp. (1120)



低温では多結晶であるが、  
成長温度が高くなると、X線回折ピークが  
一つになり、高配向の結晶性薄膜が成長し  
ていることが分かる。

- ・高温対応装置を開発。
- ・結晶性基板上に、非常に配向性の高い ZnO 薄膜の作製に成功。

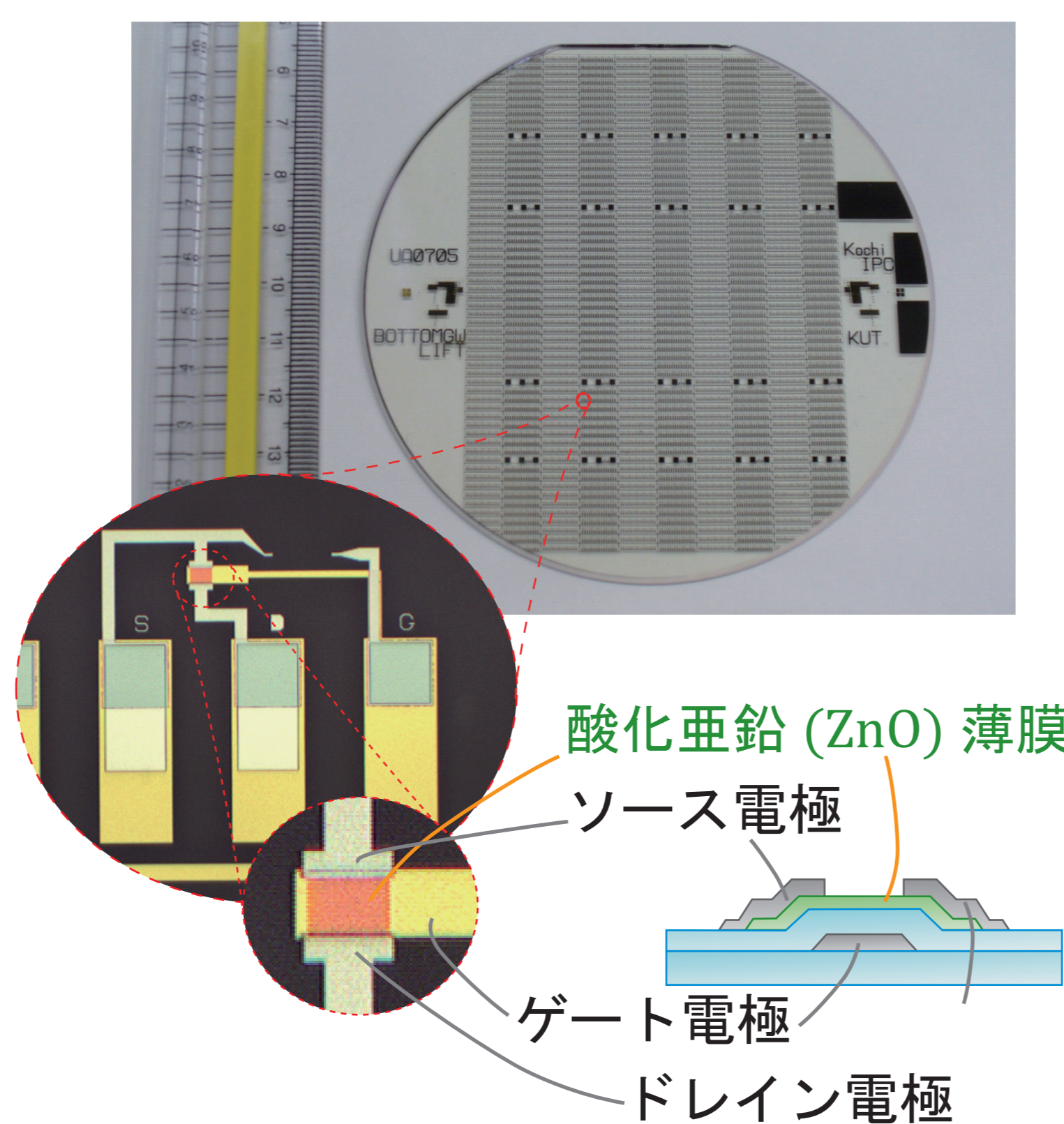
### デバイスとして

ボトムゲート型酸化亜鉛 (ZnO) 薄膜トランジスタ (TFT) を作製して評価した。

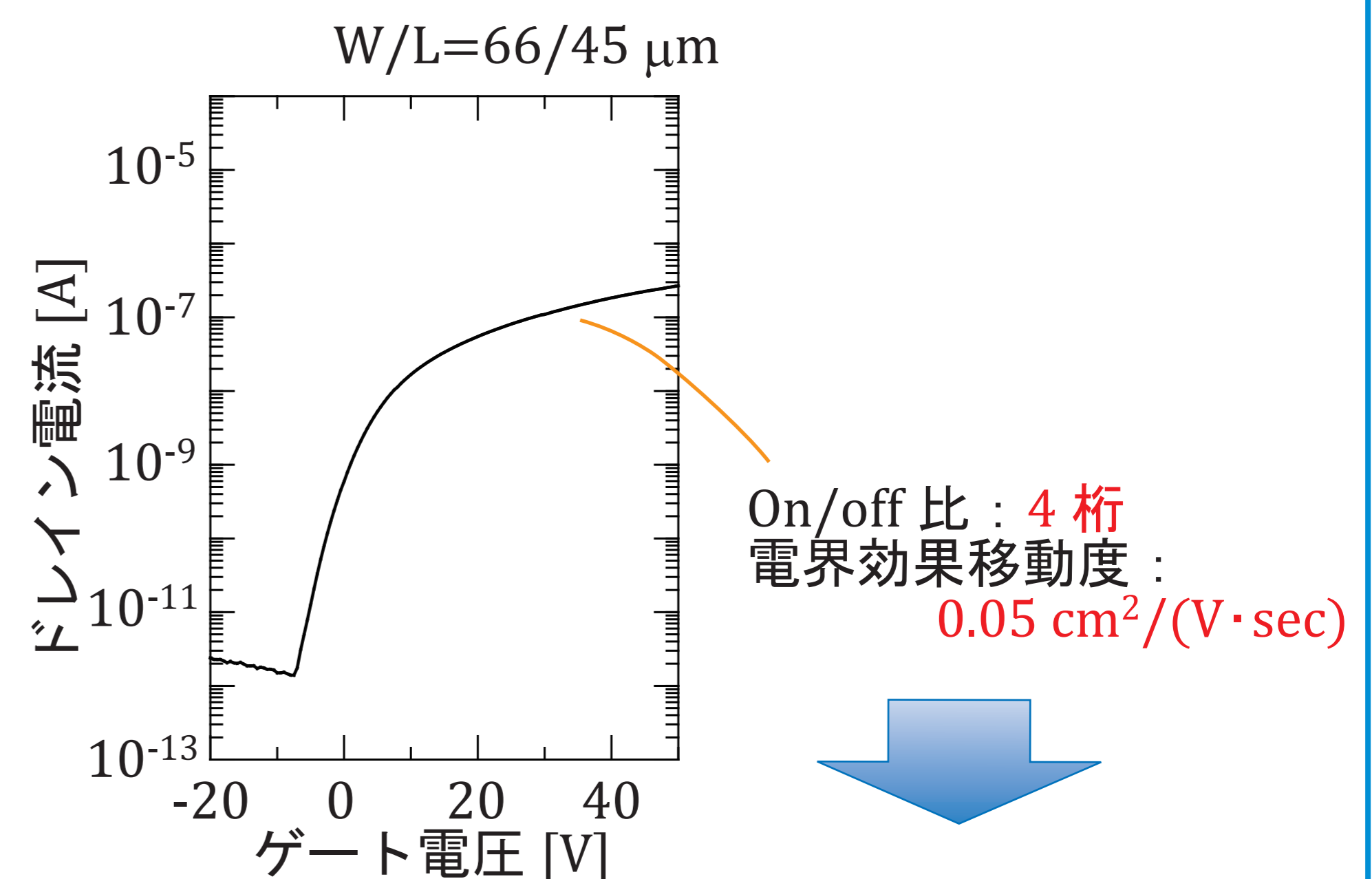
作製工程

- (1) ゲート電極形成  
Cr: 50 nm (SPT法) 150°C  
基板 (ガラス) 電極 (Cr)
- (2) ゲート絶縁膜形成  
SiO<sub>2</sub>: 150 nm (CVD法) 350°C  
絶縁膜 (SiO<sub>2</sub>)
- (3) チャンネル層形成  
ZnO: 20 ~ 50 nm  
(ミストデポジション法) 200°C, 300°C  
活性層 (半導体 ZnO)
- (4) ソース・ドレイン電極形成  
Cr: 50 nm (SPT法) RT  
電極 (Cr)

作製した ZnO TFT



Mist ZnO TFT の特性



- ・ミストデポジション法 (非真空系プロセス) を用いて酸化亜鉛薄膜トランジスタ (ZnO TFT) を作製した。
- ・駆動を確認した。
- ・改善の余地はあり。

支援 京都環境ナノクラスター



高知工科大学  
KOCHI UNIVERSITY OF TECHNOLOGY

公立大学法人 高知工科大学 ナノデバイス研究所  
助教 川原村 敏幸

〒782-8502 高知県香美市土佐山田町宮ノ口 185  
電話: 0887-57-2747

E-mail: kawaharamura.toshiyuki@kochi-tech.ac.jp